

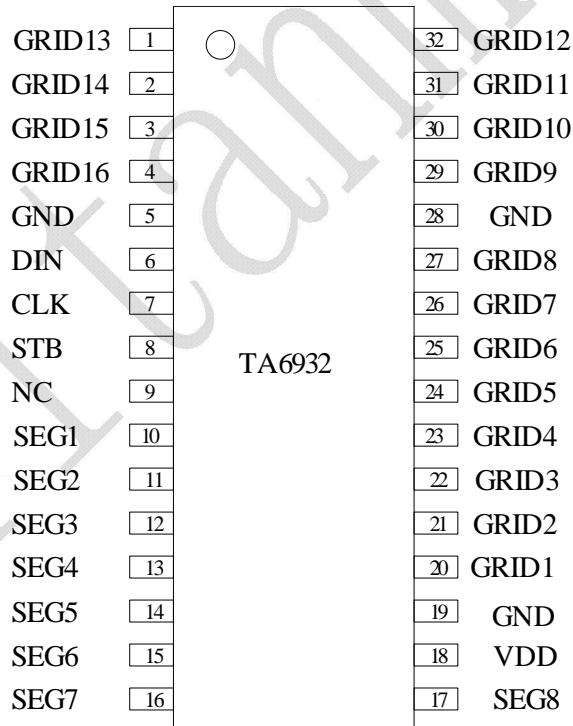
## 一、概述

TA6932是一种LED(发光二极管显示器)驱动控制专用电路,内部集成有MCU数字接口、数据锁存器、LED高压驱动。本产品性能优良,质量可靠。主要应用于多段位显示屏驱动。采用SOP32的封装形式。

## 二、特性说明

- 采用功率CMOS工艺
- 显示模式(8段×16位)
- 辉度调节电路(占空比8级可调)
- 串行接口(CLK, STB, DIN)
- 振荡方式:RC振荡(450KHz±5%)
- 内置上电复位电路
- 封装形式:SOP32

## 三、管脚定义:



**四、管脚说明**

符号	管脚名称	说明
DIN	数据输入	在时钟上升沿输入串行数据，从低位开始。可与 DQJ 短接作 DIC 使用
STB	片选	在上升或下降沿初始化串行接口，随后等待接收指令。STB 为低后的第一个字节作为指令，当处理指令时，当前其它处理被终止。当 STB 为高时，CLK 被忽略
CLK	时钟输入	在时钟上升沿输入 输出串行数据
SEG1~ SEG8	输出（段）	段输出，P管开漏输出
GRID1~ GRID16	输出（位）	位输出，N管开漏输出
VDD	逻辑电源	5V± 10%
GND	逻辑地	接系统地
NC	空脚	内部未连线

图（1）

### 五、 显示寄存器地址和显示模式：

该寄存器存储通过串行接口从外部器件传送到 TA6932 的数据，地址从 00H-0FH 共 16 字节单元，分别与芯片 SEG 和 GRID 管脚所接的 LED 灯对应，分配如下图：

写 LED 显示数据的时候，按照从显示地址从低位到高位，从数据字节的低位到高位操作。

SEG1	SEG2	SEG3	SEG4	SEG5	SEG6	SEG7	SEG8	
xxHL (低四位)				xxHU (高四位)				
B0	B1	B2	B3	B4	B5	B6	B7	
00HL				00HU				GRID1
01HL				01HU				GRID2
02HL				02HU				GRID3
03HL				03HU				GRID4
04HL				04HU				GRID5
05HL				05HU				GRID6
06HL				06HU				GRID7
07HL				07HU				GRID8
08HL				08HU				GRID9
09HL				09HU				GRID10
0AHL				0AHU				GRID11
0BHL				0BHU				GRID12
0CHL				0CHU				GRID13
0DHL				0DHU				GRID14
0EHL				0EHU				GRID15
0FHL				0FHU				GRID16

图 ( 2 )

### 六、 指令说明：

指令用来设置显示模式和 LED 驱动器的状态。

在 STB 下降沿后由 DIN 输入的的第一个字节作为一条指令。经过译码，取最高 B7 B6 两位比特位以区别不同的指令。

B7	B6	指令
0	1	数据命令设置
1	0	显示控制命令设置
1	1	地址命令设置

如果在指令或数据传输时 STB 被置为高电平，串行通讯被初始化，并且正在传送的指令或数据无效（之前传送的指令或数据保持有效）。

**1 数据命令设置：**

该指令用来设置数据写和读，B和B0位不允许设置0或11。

MSB				LSB				功能	说明	
B7	B6	B5	B4	B3	B2	B1	B0			
0	1	无关项， 填 0				0	0	数据读写模式 设置	写数据到显示寄存器	
0	1				0			地址增加模式 设置	自动地址增加	
0	1				1				固定地址	
0	1			0					测试模式设置 (内部使用)	普通模式
0	1			1						测试模式

**2 地址命令设置：**

MSB				LSB				显示地址
B7	B6	B5	B4	B3	B2	B1	B0	
1	1	无关项， 填 0		0	0	0	0	00H
1	1			0	0	0	1	01H
1	1			0	0	1	0	02H
1	1			0	0	1	1	03H
1	1			0	1	0	0	04H
1	1			0	1	0	1	05H
1	1			0	1	1	0	06H
1	1			0	1	1	1	07H
1	1			1	0	0	0	08H
1	1			1	0	0	1	09H
1	1			1	0	1	0	0AH
1	1			1	0	1	1	0BH
1	1			1	1	0	0	0CH
1	1			1	1	0	1	0DH
1	1			1	1	1	0	0EH
1	1			1	1	1	1	0FH

图(3)

该指令用来设置显示寄存器的地址。

如果地址设为10H或更高，数据被忽略，直到有效地址被设定。上电时，地址默认设为00H。

3 显示控制：

MSB				LSB				功能	说明
B7	B6	B5	B4	B3	B2	B1	B0		
1	0	无 关 项 ， 填 0			0	0	0	消光数量设置	设置脉冲宽度为 1/16
1	0				0	0	1		设置脉冲宽度为 2/16
1	0				0	1	0		设置脉冲宽度为 4/16
1	0				0	1	1		设置脉冲宽度为 10/16
1	0				1	0	0		设置脉冲宽度为 11/16
1	0				1	0	1		设置脉冲宽度为 12/16
1	0				1	1	0		设置脉冲宽度为 13/16
1	0				1	1	1		设置脉冲宽度为 14/16
1	0			0				显示开关设置	显示关
1	0			1					显示开

图 (4)

七、 串行数据传输格式：

数据接收（写数据）

接收 1 个 BIT 都在时钟的上升沿操作。

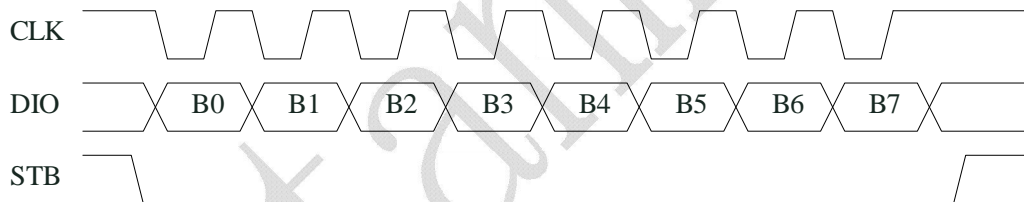


图 (5)

注意：读取数据时，从串行时钟 CLK 的第 8 个上升沿开始设置指令到 CLK 下降沿读数据之间需要一个等待时间  $T_{wait}$  (最小  $1\mu S$ )。

八、 显示：

1. 驱动共阴数码管：

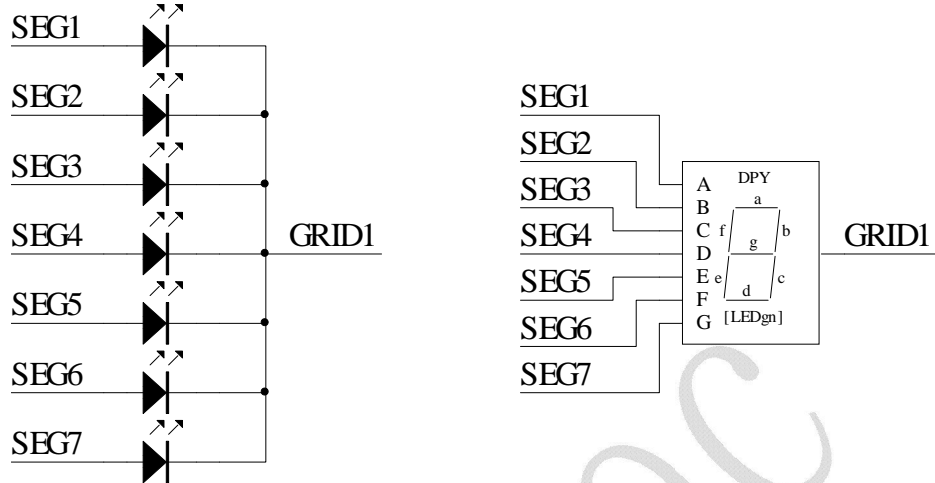


图 (6)

图 (6)给出共阴数码管的连接示意图，如果让该数码管显示“0”，那你需要在GRID1为低电平的时候让SEG1, SEG2, SEG3, SEG4, SEG5, SEG6为高电平，SEG7为低电平，查看图 (2) 显示地址表格，只需在00H地址单元里面写数据3FH就可以让数码管显示“0”。

SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	
0	0	1	1	1	1	1	1	00H
B7	B6	B5	B4	B3	B2	B1	B0	

2. 驱动共阳数码管：

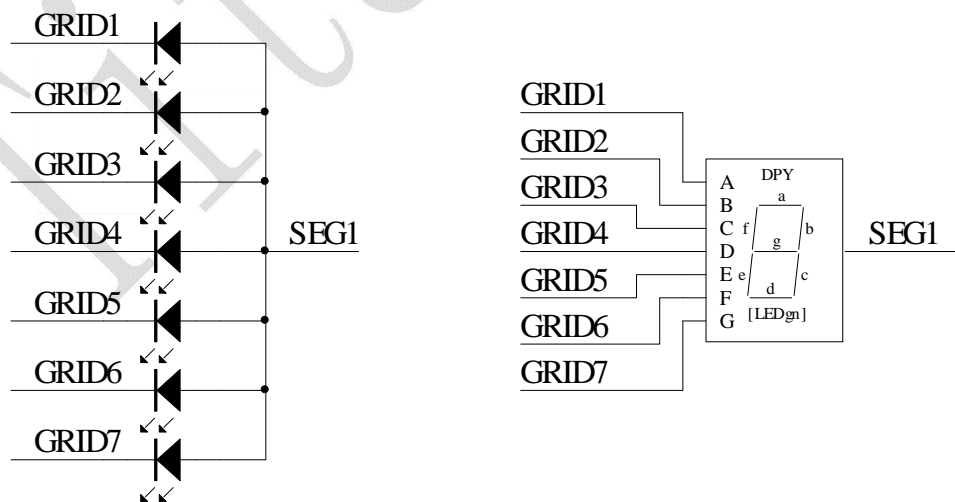


图 (7)

图 (7)给出共阳数码管的连接示意图，如果让该数码管显示“0”，那你需要在GRID1, GRID2, GRID3, GRID4, GRID5, GRID6为低电平的时候让SEG为高电平，在GRID7为低电平的时候让SEG7为低电平。要向地址单元00H-05H里面写入数据01H，其余的地址单元全部写00H

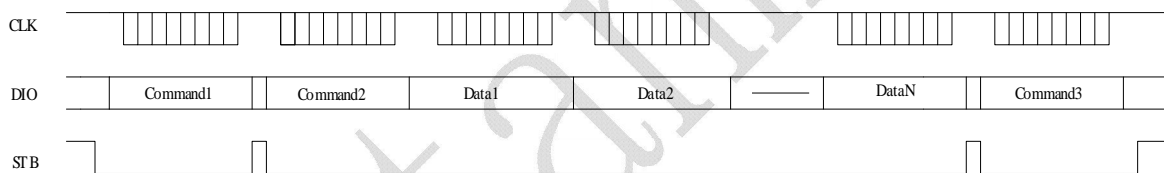
SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	
0	0	0	0	0	0	0	1	00H
0	0	0	0	0	0	0	1	01H
0	0	0	0	0	0	0	1	02H
0	0	0	0	0	0	0	1	03H
0	0	0	0	0	0	0	1	04H
0	0	0	0	0	0	0	1	05H
0	0	0	0	0	0	0	0	06H
B7	B6	B5	B4	B3	B2	B1	B0	

注意：SEG1-8为P管开漏输出，GRID1-16为N管开漏输出，在使用时候，SEG只能接LED的阳极，GRID只能接LED的阴极，不可反接。

## 九、应用时串行数据的传输：

### 1 地址自动加一模式

使用地址自动加一模式，设置地址实际上是设置传送的数据流存放的起始地址。起始地址命令字发送完毕，“STB”不需要置高紧接着传数据，最多16BYTE，数据传送完毕才将“STB”置高。



Command1: 设置数据命令

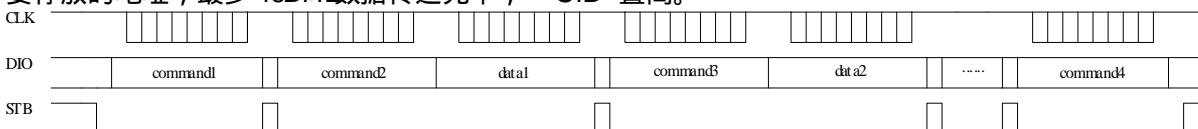
Command2: 设置显示地址

Data1~ n: 传输显示数据至 Command2地址和后面的地址内（最多16 bytes）

Command3: 显示控制命令

### 2 固定地址模式

使用固定地址模式，设置地址实际上是设置需要传送的1BYTE数据存放的地址。地址发送完毕，“STB”不需要置高，紧接着传1BYTE数据，数据传送完毕才将“STB”置高。然后重新设置第2个数据需要存放的地址，最多16BYTE数据传送完毕，“STB”置高。



Command1: 设置数据命令

Command2: 设置显示地址 1

Data1: 传输显示数据 1至 Command2地址内

Command3: 设置显示地址 2

Data2: 传输显示数据 2至 Command3地址内

Command4: 显示控制命令

3 程序设计流程图：

采用地址自动加一的程序设计流程图：

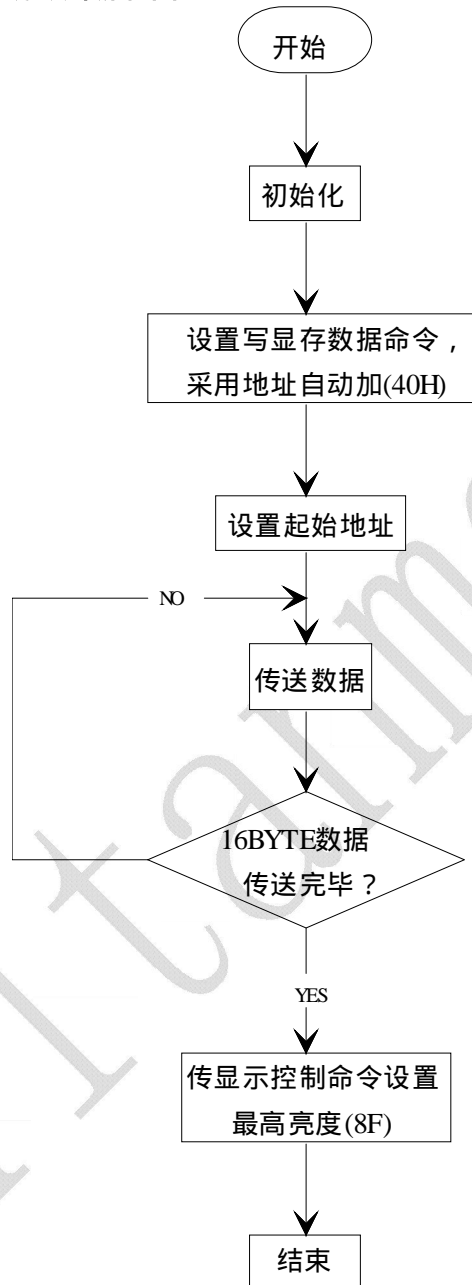
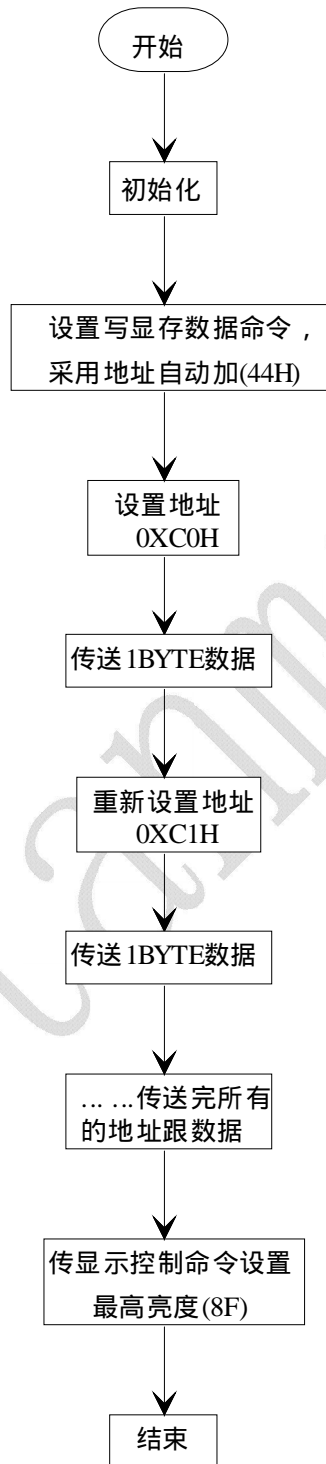


图 (8)



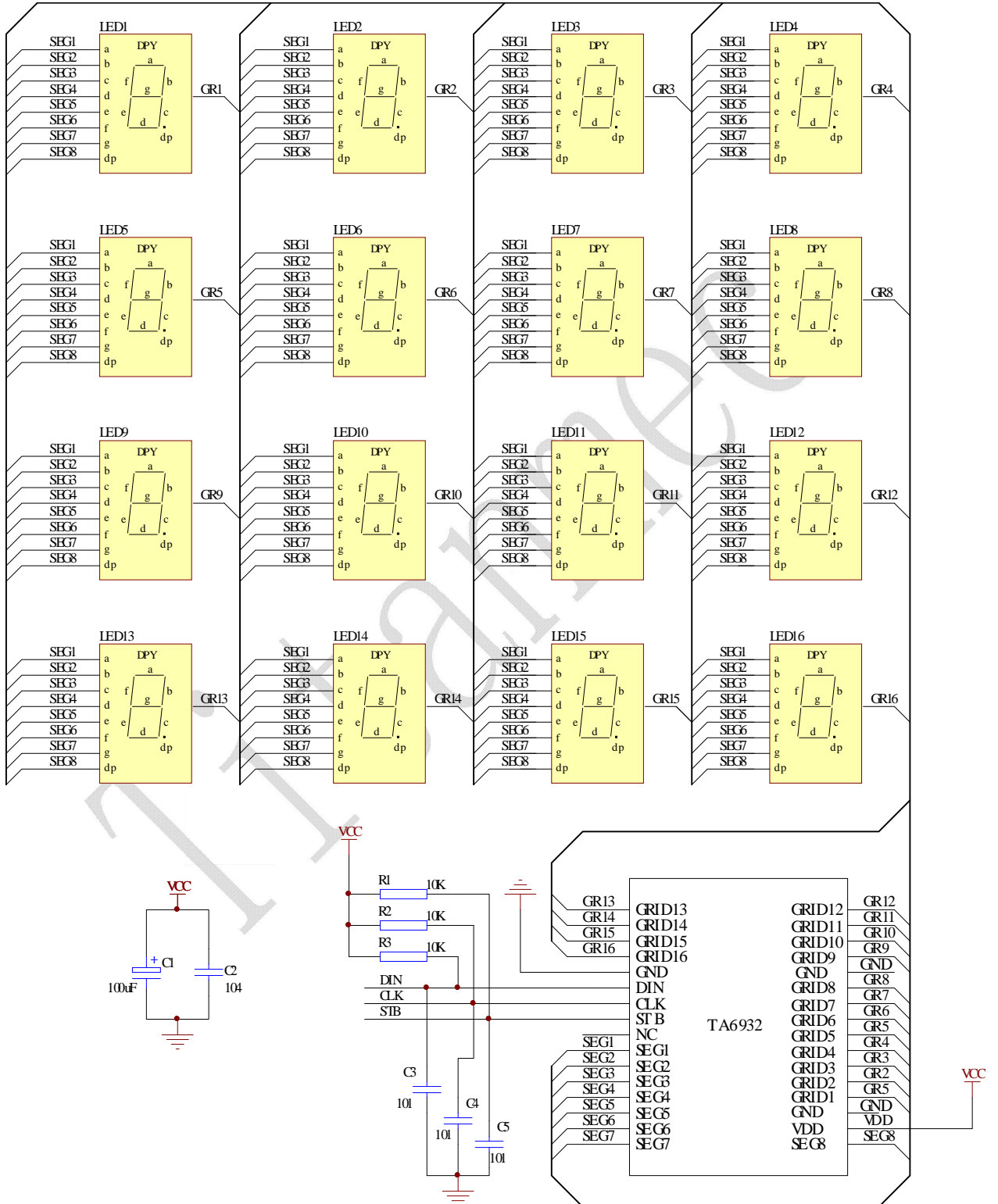
采用固定地址的程序设计流程图：



图(9)

十、应用电路：

1 TA6932驱动共阴数码屏接线电路图（10）：



图（10）

2 TA6932驱动共阳数码屏接线电路图 ( 11 ) :

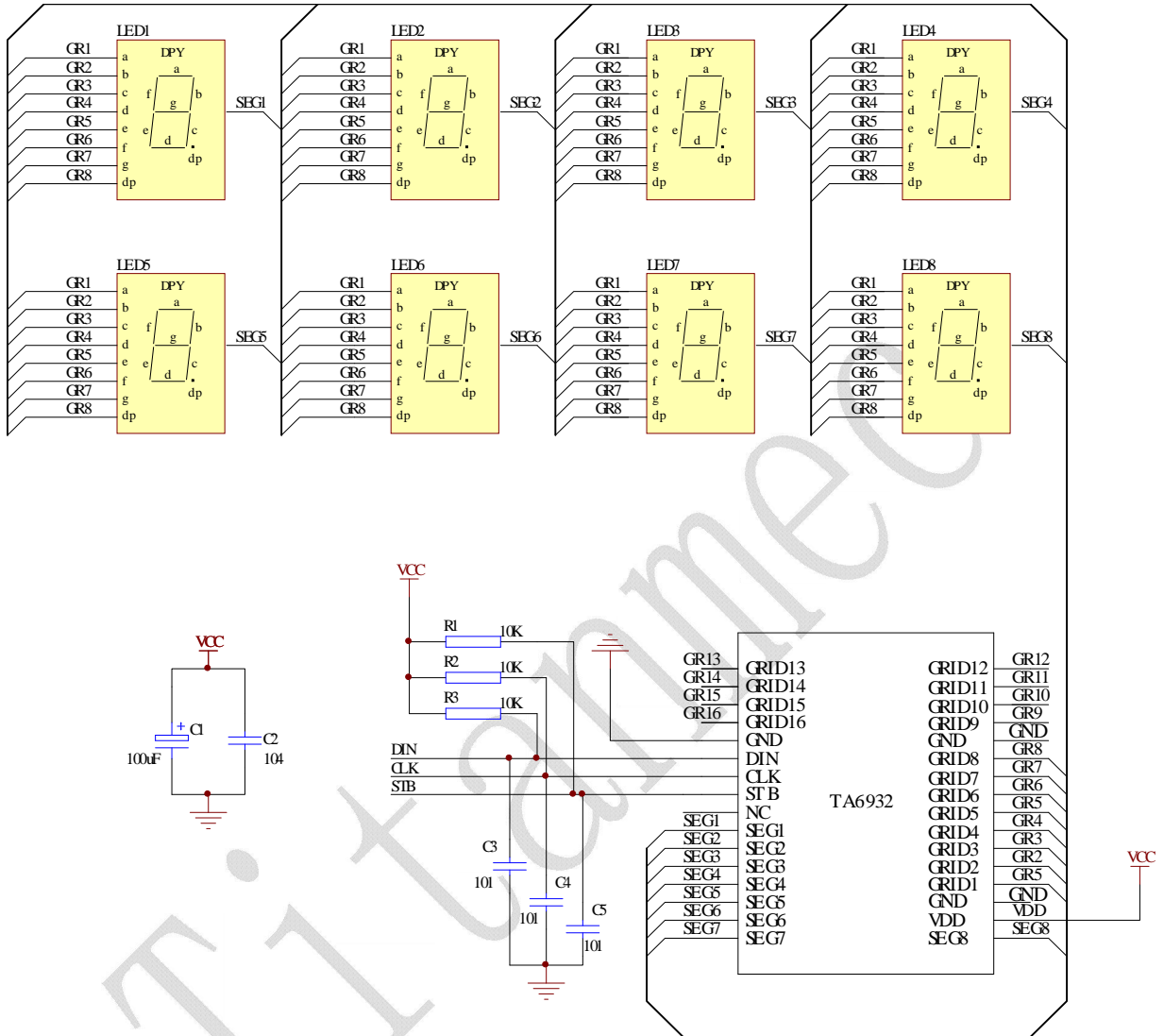


图 ( 11 )

- 注意 :**
- 1 VDD GND之间滤波电容在PCB布线应尽量靠近TA6932芯片放置, 加强滤波效果。
  - 2 连接在DIQ CLK STB通讯口上三个100F电容可以降低对通讯口的干扰。
  - 3 因蓝光数码管的导通压降约为3V, 因此TA6932供电应选用5V

## 十一、 电气参数：

 极限参数 (  $T_a = 25$  ,  $V_{ss} = 0$  V )

参数	符号	范围	单位
逻辑电源电压	VDD	-0.5 ~ +7.0	V
逻辑输入电压	V <sub>I1</sub>	-0.5 ~ VDD + 0.5	V
LED Seg 驱动输出电流	I <sub>O1</sub>	-50	mA
LED Grid 驱动输出电流	I <sub>O2</sub>	+200	mA
功率损耗	PD	400	mW
工作温度	T <sub>opt</sub>	-40 ~ +80	
储存温度	T <sub>stg</sub>	-65 ~ +150	

 正常工作范围 (  $T_a = -20 \sim +70$  ,  $V_{ss} = 0$  V )

参数	符号	最小	典型	最大	单位	测试条件
逻辑电源电压	VDD	3	5	5.5	V	-
高电平输入电压	V <sub>IH</sub>	0.7 VDD	-	VDD	V	-
低电平输入电压	V <sub>IL</sub>	0	-	0.3 VDD	V	-

 电气特性 (  $T_a = -20 \sim +70$  ,  $V_{DD} = 4.5 \sim 5.5$  V,  $V_{ss} = 0$  V )

参数	符号	最小	典型	最大	单位	测试条件
高电平输出电流	I <sub>oh1</sub>	-20	-25	-40	mA	Seg1~Seg8, V <sub>o</sub> = vdd-2V
	I <sub>oh2</sub>	-20	-30	-50	mA	Seg1~Seg8, V <sub>o</sub> = vdd-3V
低电平输出电流	I <sub>OL1</sub>	80	140	-	mA	Grid1~Grid16 V <sub>o</sub> =0.3V
低电平输出电流	I <sub>dout</sub>	4	-	-	mA	V <sub>O</sub> = 0.4V, d <sub>out</sub>

高电平输出电流容许量	I <sub>toIsg</sub>	-	-	5	%	V <sub>O</sub> = V <sub>DD</sub> - 3V, Seg1~ Seg8
输出下拉电阻	R <sub>L</sub>		10		K	
输入电流	I <sub>I</sub>	-	-	± 1	μ A	V <sub>I</sub> = V <sub>DD</sub> / V <sub>SS</sub>
高电平输入电压	V <sub>IH</sub>	0.7 V <sub>DD</sub>	-		V	CLK, DIN, STB
低电平输入电压	V <sub>IL</sub>	-	-	0.3 V <sub>DD</sub>	V	CLK, DIN, STB
滞后电压	V <sub>H</sub>	-	0.35	-	V	CLK, DIN, STB
动态电流损耗	I <sub>DDdyn</sub>	-	-	5	mA	无负载, 显示关

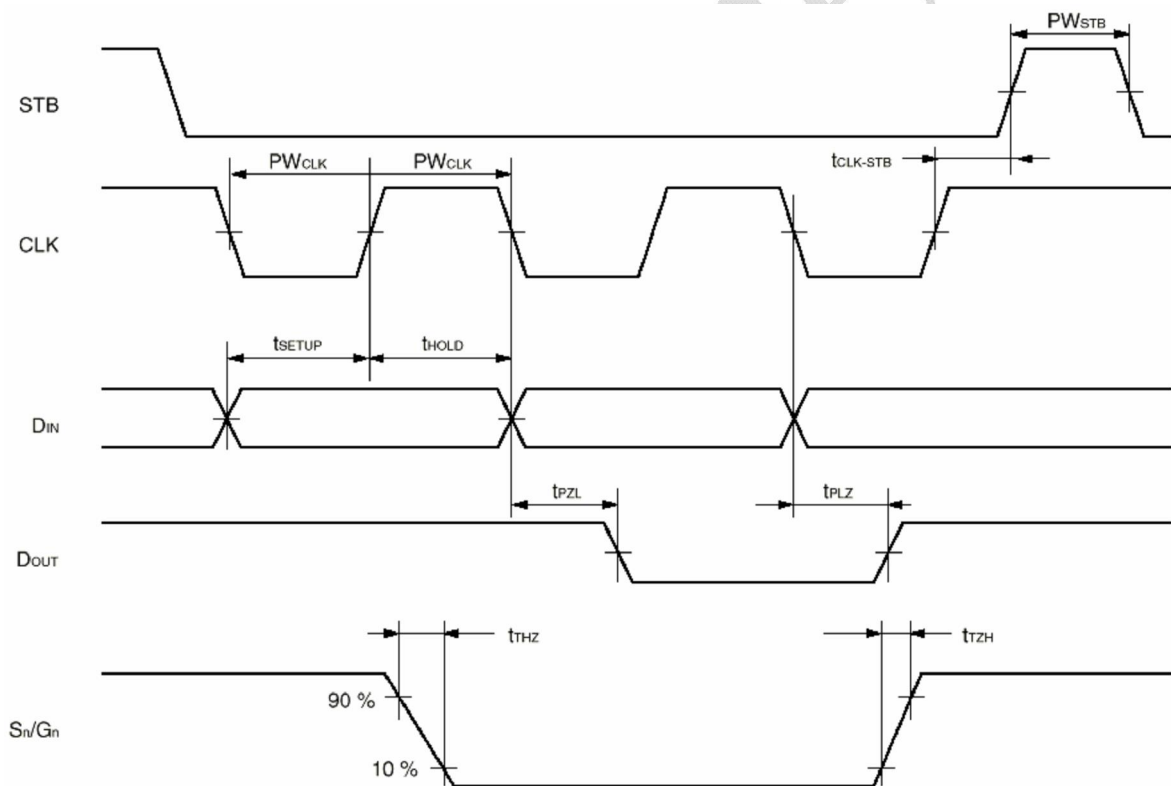
**开关特性 ( Ta = -20 ~ +70 , V<sub>DD</sub> = 4.5 ~ 5.5 V)**

参数	符号	最小	典型	最大	单位	测试条件
振荡频率	f <sub>osc</sub>	-	500	-	KHz	R = 16.5 K
传输延迟时间	t <sub>PLZ</sub>	-	-	300	ns	CLK DDJT
	t <sub>PZL</sub>	-	-	100	ns	CL = 15pF, RL = 10K
上升时间	T <sub>TZH 1</sub>	-	-	2	μ s	Seg1~ Seg8
	T <sub>TZH 2</sub>	-	-	0.5	μ s	CL = 300p F Grid1~ Grid16
下降时间	T <sub>THZ</sub>	-	-	120	μ s	CL = 300pF, Segn, Gridn
最大时钟频率	F <sub>max</sub>	1	-	-	MHz	占空比 50%
输入电容	C <sub>I</sub>	-	-	15	pF	-

时序特性 (  $T_a = -20 \sim +70$  ,  $V_{DD} = 4.5 \sim 5.5$  V )

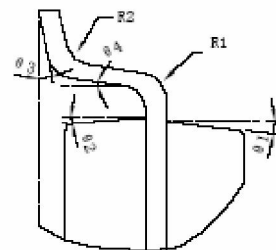
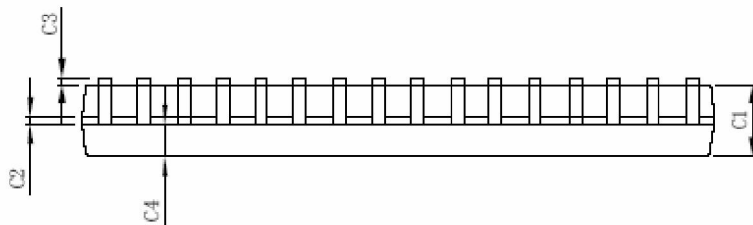
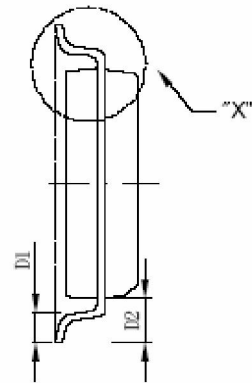
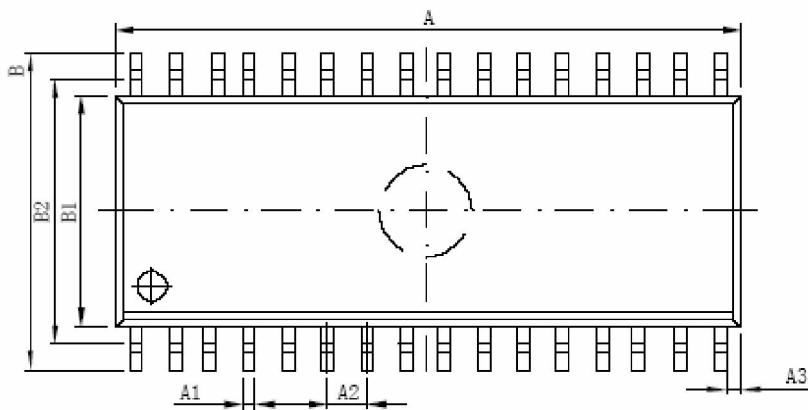
参数	符号	最小	典型	最大	单位	测试条件
时钟脉冲宽度	$PW_{CLK}$	400	-	-	ns	-
选通脉冲宽度	$PW_{STB}$	1	-	-	$\mu s$	-
数据建立时间	$t_{SETUP}$	100	-	-	ns	-
数据保持时间	$t_{HOLD}$	100	-	-	ns	-
CLK STB 时间	$t_{CLK-STB}$	1	-	-	$\mu s$	CLK STB
等待时间	$t_{WAIT}$	1	-	-	$\mu s$	CLK CLK

时序波形图：



十二、 封装尺寸

标注	尺寸	最小 (mm)	最大 (mm)	标注	尺寸	最小 (mm)	最大 (mm)
A		20.88	21.08	C4		0.99TYP	
A1		0.3	0.5	D1		0.55	0.95
A2		1.27TYP		D2		1.45	
A3		0.77TYP		R1			
B		10.2	10.6	R2			
B1		7.42	7.62	θ 1		8°TYP	
B2		8.9TYP		θ 2		15°TYP	
C1		2.14	2.34	θ 3		4°TYP	
C2		0.2	0.32	θ 4		14°TYP	
C3		0.10	0.25				



DETAIL "X"

1 All specs and applications shown above subject to change without prior notice.  
(以上电路及规格仅供参考,如本公司进行修正,恕不另行通知。)

本应用文档最后更新日期为: 2011-10-19