ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。

National Semiconductor

2003 年 4 月

LMC662

CMOS デュアル・オペアンプ

概要

LMC662 は CMOS デュアル・オペアンプであり、単一電源での動作に最適です。このオペアンプの動作は電源電圧＋5～＋15V の動作条件で十分に規格化されており、グラウンドをも含む広い同相入力範囲、出力振幅が広く電源電圧とグラウンド間 (フルスイング) を振れるなどの特長を備えています。従来、CMOS アンプであるが故の性能上の限界は、ここに用いた設計技術により無くなりました。入力オフセット電圧、ドリフト、広帯域ノイズ、さらには現実的な負荷 (2 kΩ および 600Ω) に対する電圧利得は、すべて広く用いられているバイポーラ・オペアンプ (同等品) に等しいか、またはそれ以上です。

このデバイスはナショナル セミコンダクター社の革新的な Double-Poly Silicon-Gate CMOS プロセス技術を駆使して設計、製造されています。

これと同じ特長をもつオペアンプで、クワッド (4 個入り) が必要な場合は LMC660 のデータシートを参照してください。

特長

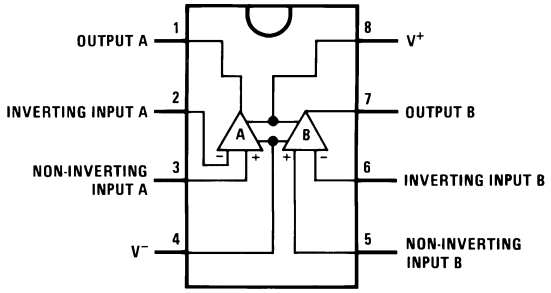
- 電源電圧 / GND 間の出力振幅 (フルスイング出力スイング)
- 2 kΩおよび 600Ω負荷で規定された規格
- 高い電圧利得 126dB
- 低入力オフセット電圧 3mV 最大
- 低オフセット電圧ドリフト 1.3 μV/ ℃
- 超低入力バイアス電流 2fA
- V⁻を含む広い同相入力電圧
- V_S ＝＋ 5 ～＋ 15V の動作範囲
- I_{SS} ＝ 400 μA/Amp (電源電圧に依存しない)
- 低歪率 10kHz で 0.01%
- スルーレート 1.1V/μs

アプリケーション

- 高インピーダンス・バッファ
- 精密な電流 / 電圧コンバータ
- 長時間積分器
- サンプル / ホールド回路
- ピーク・ディテクタ
- 工業用制御機器
- 自動車用センサ・アンプ

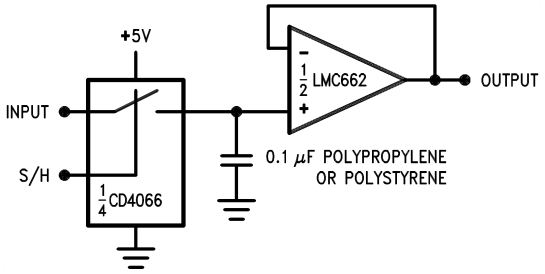
ピン配置図

8-Pin DIP/SO



代表的なアプリケーション

Low-Leakage Sample-and-Hold



製品情報

Package	Temperature Range		NSC Drawing	Transport Media
	Industrial	Commercial		
8-Pin Small Outline	LMC662AIM LMC662AIMX	LMC662CM LMC662CMX	M08A	Rail Tape and Reel
8-Pin Molded DIP	LMC662AIN	LMC662CN	N08E	Rail

© National Semiconductor Corporation

絶対最大定格 (Note 3)

本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電気的信頼性試験方法の規格を参照ください。

差動入力電圧	±電源電圧
電源電圧 ($V^+ - V^-$)	16V
V^+への出力短絡	(Note 12)
V^-への出力短絡	(Note 1)
リード温度 (ハンダ付け、10 秒)	260 ℃
保存温度範囲	− 65 ℃〜＋ 150 ℃
入出力ピン電圧	(V^+) ＋ 0.3V、(V^-) − 0.3V
出力ピン電流	± 18 mA
入力ピン電流	± 5 mA
電源ピン電流	35 mA
消費電力	(Note 2)
接合部温度	150 ℃
ESD (静電) 耐圧	1000V

動作定格 (Note 3)

温度範囲	
LMC662AI	− 40 ℃〜＋ 85 ℃
LMC662C	0 ℃〜＋ 70 ℃
電源電圧範囲	4.75V 〜 15.5V
消費電力	(Note 10)
熱抵抗 (θ_{JA}) (Note 11)	
8 ピン DIP	101 ℃ /W
8 ピン SOP	165 ℃ /W

DC 電気的特性

特記のない限り、すべての規格値は T_J ＝ 25 ℃で保証されます。**太字で表記される数値は、LMC662AI では− 40 ℃〜＋ 85 ℃、LMC662C では 0 ℃〜＋ 70 ℃で保証**されます。特記がない限り、V^+=＋ 5V、V^-= 0V、V_{CM} = 1.5V、V_O = 2.5V、R_L ＞ 1MΩ が適用 されます。

Parameter	Conditions	Typ (Note 4)	LMC662AI Limit (Note 4)	LMC662C Limit (Note 4)	Units
Input Offset Voltage		1	3 **3.3**	6 **6.3**	mV max
Input Offset Voltage Average Drift		1.3			μV/°C
Input Bias Current		0.002	 **4**	 **2**	pA max
Input Offset Current		0.001	 **2**	 **1**	pA max
Input Resistance		>1			TeraΩ
Common Mode Rejection Ratio	0V ≤ V_{CM} ≤ 12.0V V^+ = 15V	83	70 **68**	63 **62**	dB min
Positive Power Supply Rejection Ratio	5V ≤ V^+ ≤ 15V V_O = 2.5V	83	70 **68**	63 **62**	dB min
Negative Power Supply Rejection Ratio	0V ≤ V^- ≤ −10V	94	84 **83**	74 **73**	dB min
Input Common-Mode Voltage Range	V^+ = 5V & 15V For CMRR ≥ 50 dB	−0.4	−0.1 **0**	−0.1 **0**	V max
		V^+ − 1.9	V^+ − 2.3 **V^+ − 2.5**	V^+ − 2.3 **V^+ − 2.4**	V min
Large Signal Voltage Gain	R_L = 2 kΩ (Note 5) Sourcing	2000	440 **400**	300 **200**	V/mV min
	Sinking	500	180 **120**	90 **80**	V/mV min
	R_L = 600Ω (Note 5) Sourcing	1000	220 **200**	150 **100**	V/mV min
	Sinking	250	100 **60**	50 **40**	V/mV min

DC 電気的特性 (つづき)

特記のない限り、すべての規格値は T_J = 25 ℃で保証されます。**太字で表記される数値は、LMC662AI では− 40 ℃〜+ 85 ℃、LMC662C では 0 ℃〜+ 70 ℃で保証**されます。 特記がない限り、V^+=+ 5V、V^-= 0V、V_{CM} = 1.5V、V_O = 2.5V、R_L > 1MΩ が適用 されます。

Parameter	Conditions	Typ (Note 4)	LMC662AI Limit (Note 4)	LMC662C Limit (Note 4)	Units
Output Swing	V^+ = 5V R_L = 2 kΩ to V^+/2	4.87	4.82 **4.79**	4.78 **4.76**	V min
		0.10	0.15 **0.17**	0.19 **0.21**	V max
	V^+ = 5V R_L = 600Ω to V^+/2	4.61	4.41 **4.31**	4.27 **4.21**	V min
		0.30	0.50 **0.56**	0.63 **0.69**	V max
	V^+ = 15V R_L = 2 kΩ to V^+/2	14.63	14.50 **14.44**	14.37 **14.32**	V min
		0.26	0.35 **0.40**	0.44 **0.48**	V max
	V^+ = 15V R_L = 600Ω to V^+/2	13.90	13.35 **13.15**	12.92 **12.76**	V min
		0.79	1.16 **1.32**	1.45 **1.58**	V max
Output Current V^+ = 5V	Sourcing, V_O = 0V	22	16 **14**	13 **11**	mA min
	Sinking, V_O = 5V	21	16 **14**	13 **11**	mA min
Output Current V^+ = 15V	Sourcing, V_O = 0V	40	28 **25**	23 **21**	mA min
	Sinking, V_O = 13V (Note 12)	39	28 **24**	23 **20**	mA min
Supply Current	Both Amplifiers V_O = 1.5V	0.75	1.3 **1.5**	1.6 **1.8**	mA max

AC 電気的特性

特記のない限り、すべての規格値は T_J = 25 ℃で保証されます。**太字で表記される数値は、LMC662AI では− 40 ℃〜+ 85 ℃、LMC662C では 0 ℃〜+ 70 ℃で保証**されます。 特記がない限り、V^+=+ 5V、V^-= 0V、V_{CM} = 1.5V、V_O = 2.5V、R_L > 1MΩ が適用 されます。

Parameter	Conditions	Typ (Note 4)	LMC662AI Limit (Note 4)	LMC662C Limit (Note 4)	Units
Slew Rate	(Note 6)	1.1	0.8 **0.6**	0.8 **0.7**	V/μs min
Gain-Bandwidth Product		1.4			MHz
Phase Margin		50			Deg
Gain Margin		17			dB
Amp-to-Amp Isolation	(Note 7)	130			dB
Input-Referred Voltage Noise	F = 1 kHz	22			nV/√Hz
Input-Referred Current Noise	F = 1 kHz	0.0002			pA/√Hz

AC 電気的特性 (つづき)

特記のない限り、すべての規格値は T_J = 25 ℃で保証されます。**太字で表記される数値は、LMC662AI では－ 40 ℃～＋ 85 ℃、LMC662C では 0 ℃～＋ 70 ℃で保証**されます。 特記がない限り、V^+=＋ 5V、V^-= 0V、V_{CM} = 1.5V、V_O = 2.5V、R_L ＞ 1MΩ が適用 されます。

Parameter	Conditions	Typ (Note 4)	LMC662AI	LMC662C	Units
			Limit (Note 4)	Limit (Note 4)	
Total Harmonic Distortion	F = 10 kHz, A_V = −10 R_L = 2 kΩ, V_O = 8 V_{PP} V^+ = 15V	0.01			%

Note 1 : 単一電源と±両電源での動作に適用します。周囲温度上昇時に連続短絡状態 (または複数のオペアンプが短絡状態) になると、150 ℃の最大許容接合部温度を超えるときがあります。± 30mA 以上の出力電流で長時間にわたり IC を使用すると、IC の信頼性に悪影響を及ぼす場合があります。

Note 2 : 最大消費電力は、$T_{J(max)}$、θ_{JA}、T_A の関数です。任意の周囲温度における最大許容消費電力は $P_D = (T_{J(max)} - T_A)/\theta_{JA}$ です。

Note 3 : 「絶対最大定格」とは、IC に破壊が発生する可能性のある制限値をいいます。「 動作定格」とは IC が機能する条件をいいますが、性能の規格値を保証するものではありません。仕様および試験条件の保証値に関しては「電気的特性」を参照ください。仕様の保証は、表記の試験条件にのみ適用されます。

Note 4 : 代表値 (Typical) は、最も標準的な数値です。limit 値は、テストまたは相関により保証されます。

Note 5 : V^+=＋ 15V、V_{CM} =＋ 7.5V、R_L を 7.5V に接続します。 電流ソース試験では＋ 7.5V ≦ V_O ≦ 11.5V、電流シンク試験では＋ 2.5V ≦ V_O ≦ ＋ 7.5V を適用します。

Note 6 : V^+=＋ 15V。 10V のステップ入力を持つ電圧フォロワとして接続されます。規定数値は正および負のスルーレートのいずれか遅い方です。

Note 7 : 入力についての記述です。V^+=＋15Vであり、R_L=10 kΩはV^+/2に接続されています。各アンプは順番に1kHzで励起され、V_O=13 V_{PP}を出力します。

Note 8 : 使用した試験回路は、人体モデルにもとづき、直列抵抗 1.5 kΩ と 100 pF のコンデンサからなる回路を使用し、各端子に放電させます。

Note 9 : (省略)

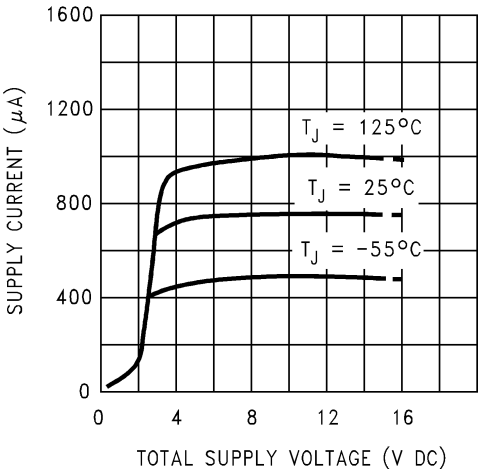
Note 10 : 高温時の動作の場合、熱抵抗 θ_{JA}、$P_D = (T_J - T_A)/\theta_{JA}$ に基づいて定格を下げる必要があります。

Note 11 : すべての数値はプリント基板に直接ハンダ付けするパッケージに適用します。

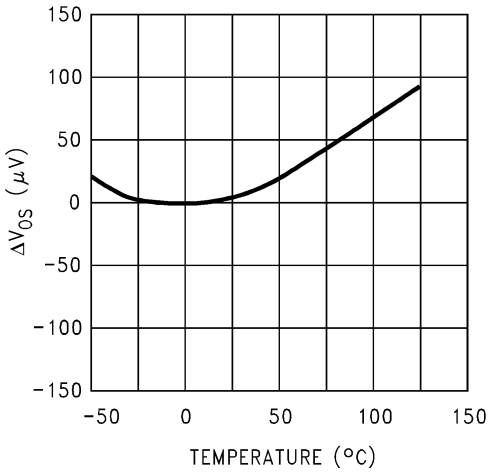
Note 12 : 13V を超える V^+に出力を短絡すると信頼性が低下するため、避けてください。

代表的な性能特性 特記のない限り、V_S =± 7.5V、T_A = 25 ℃。

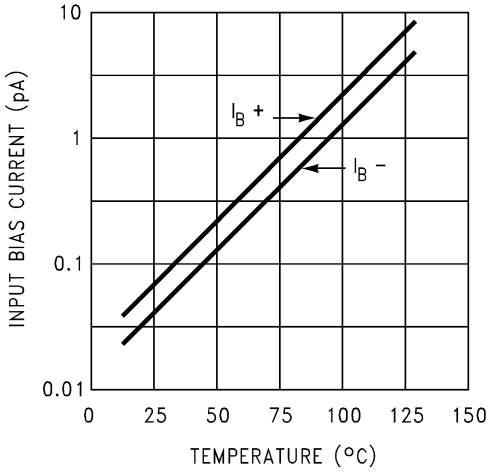
Supply Current vs. Supply Voltage



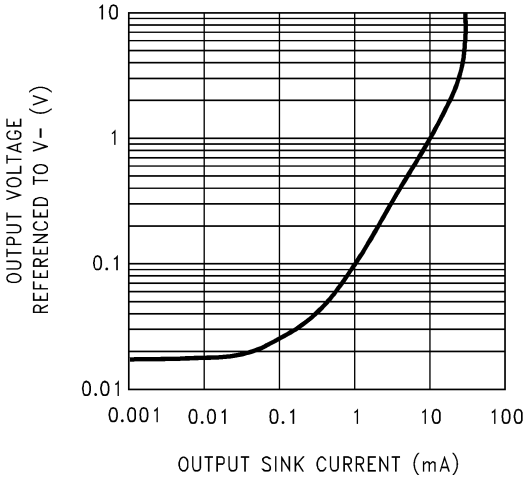
Offset Voltage



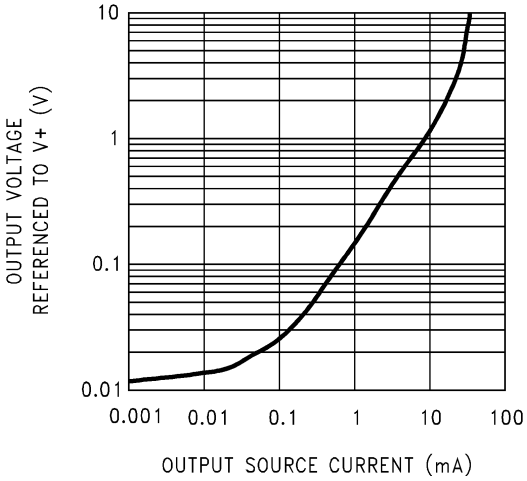
Input Bias Current



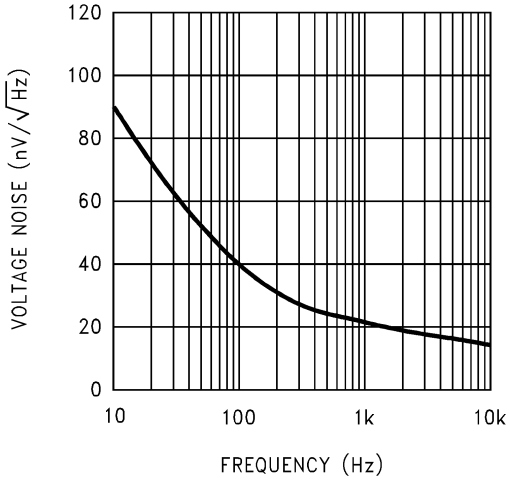
Output Characteristics Current Sinking



Output Characteristics Current Sourcing

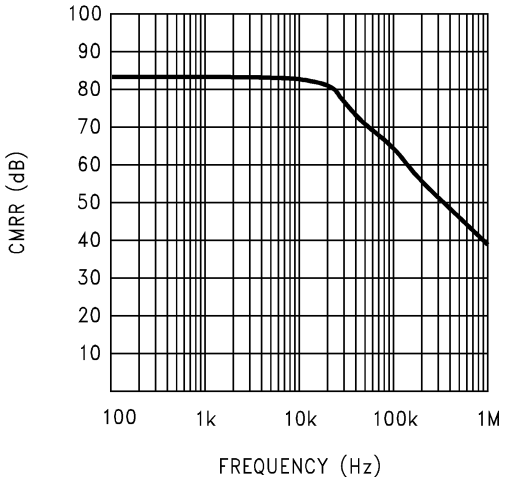


Input Voltage Noise vs. Frequency

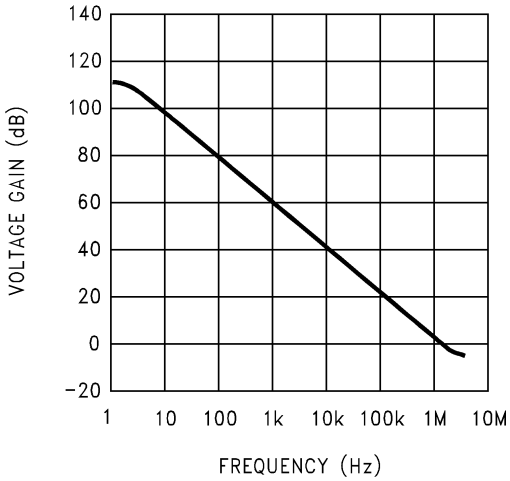


代表的な性能特性 特記のない限り、V_S =± 7.5V、T_A = 25 ℃。(つづき)

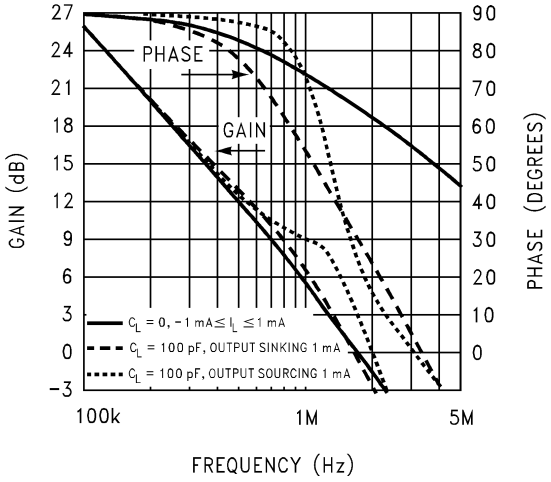
CMRR vs. Frequency



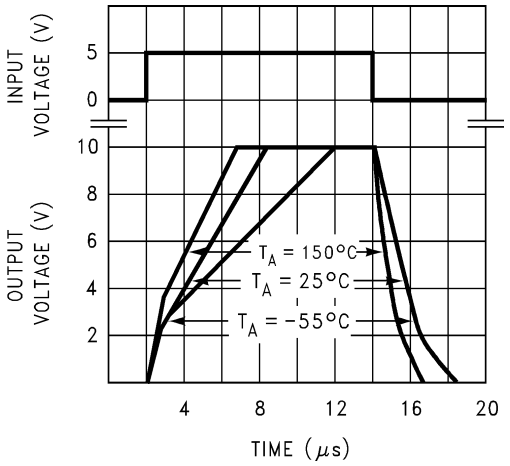
Open-Loop Frequency Response



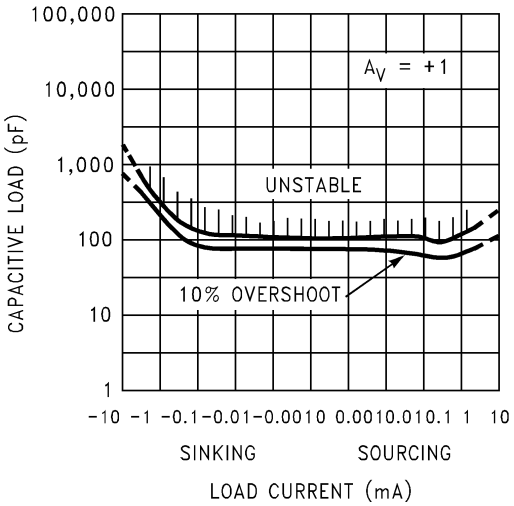
Frequency Response vs. Capacitive Load



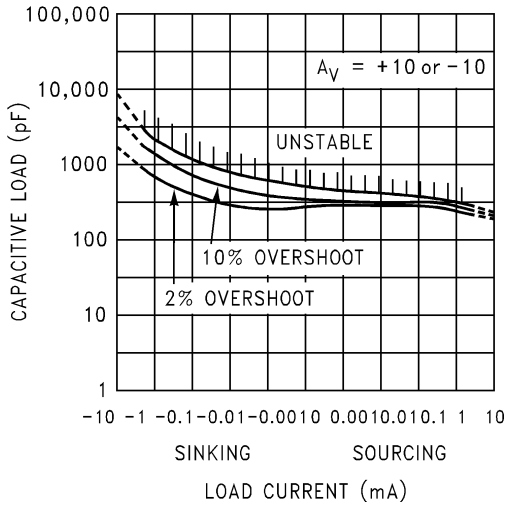
Non-Inverting Large Signal Pulse Response



Stability vs. Capacitive Load



Stability vs. Capacitive Load



Note: 不安定要因がある時には、500Ω 以下の抵抗負荷を削除してください。

Note: 不安定要因がある時には、500Ω 以下の抵抗負荷を削除してください。

アプリケーション・ヒント

アンプ回路技術

LMC662 の内部に用いられた回路技術は、Figure 1 に示すように、従来の単一利得バッファ出力段を使用しない点で一般に広く使用されている通常のオペアンプとは異なります。その代わりに、出力振幅を電源電圧と GND 間 (フルスイング) で行わせるため、出力を積分器の出力から直接に取り出しています。これまでバッファは負荷に電力を供給する一方で、オペアンプの高利得、安定性を維持し、電源ラインのいずれかへの短絡に耐えなければなりません。このオペアンプでは、これらの役割を積分器が担うことになりました。

このような必要により、積分器は専用ユニティ・ゲイン補償ドライバによって順方向に (C_f、C_{ff}を介して) 2 倍でフィールドされる、埋込型利得段を備えた融合タイプのものとなりました。さらに、積分器の出力段は大きな負荷に給電するために、プッシュプル構成となっています。この構成では、1 つの段がフィードフォーワードとなった 3 つの利得段からなる全増幅器経路の電流をシンクしながら、他方では 2 段のフィードフォワードを持つ 4 つの利得段を含む経路をソースします。

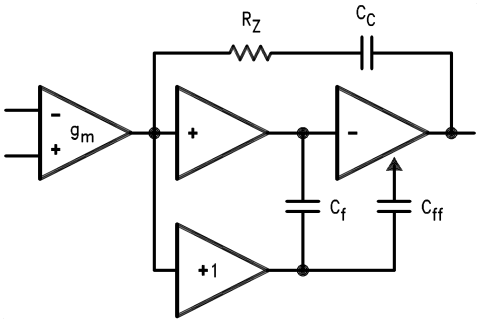


FIGURE 1. LMC662 の内部等価回路 (各アンプ共)

電流ソース時の大信号電圧利得は、600Ω の負荷が接続されていても、従来の±両電源オペアンプに匹敵します。電流シンク時の利得は、利得段が追加されているため、ほとんどの CMOS オペアンプよりも高くなっています。しかし、大きな負荷 (600Ω) を接続した場合、利得は「電気的特性」で示すとおり減少します。

入力容量の補償

LMC662 オペアンプの高入力抵抗により、負荷の接続による利得精度を損なわずに、大きな帰還抵抗、ソース抵抗値を使用できます。しかし、このような大きな値の抵抗を使用する場合は、特に回路レイアウトが重要となります。

どのオペアンプも各入力、グラウンドの間に若干の容量を持ち、また入力間にもいくらかの差動容量があります。オペアンプの回りの帰還回路網が抵抗性のとき、この入力容量 (回路基板トレース、ソケット等による追加容量と合わせて)、帰還抵抗によって帰還回路の中にポールを発生してしまいます。Figure 2 の様な通常のオペアンプ回路で、このポール周波数は次式のようになります。

$$f_p = \frac{1}{2\pi C_S R_P}$$

C_S は反転入力における合計容量で、オペアンプ入力容量、IC ソケット (使用していれば)、回路基盤のトレースなどからの漂遊容量を含み、R_P は R_F、R_{IN} を並列に組み合せた値です。この公式は以下で求めるすべての公式とともに、反転、非反転オペアンプ構成に適用されます。

帰還抵抗が数 kΩ 以下のとき、フィードバック・ポールの周波数は、C_S が通常 10pF 以下なので、非常に高くなります。フィードバック・ポールの周波数が「理想的な」閉ループ帯域幅 (C_S がないときの標準閉ループ帯域幅) よりかなり高い場合、ポールはわずかな位相変移しかないため、安定度にほとんど影響を与えません。

しかし、フィードバック・ポールが「理想的な」－ 3dB 周波数の約 6 ～ 10 倍以下の場合には、帰還コンデンサ C_F をオペアンプの出力と反転入力の間に接続しなければなりません。この状態は、オペアンプの低周波数ノイズ利得の観点からも説明できます。安定度を維持するため、おそらく次の場合には帰還コンデンサが必要でしょう。

$$\left(\frac{R_F}{R_{IN}} + 1\right) \le \sqrt{6 \times 2\pi \times GBW \times R_F \times C_S}$$

ここで、

$$\left(\frac{R_F}{R_{IN}} + 1\right)$$

は、オペアンプの低周波数ノイズ利得で、GBW はオペアンプの利得帯域幅積です。オペアンプの低周波数ノイズ利得は、オペアンプが反転、または非反転のどのモードで用いられていても関係なく、次式で表わされます。

$$\left(\frac{R_F}{R_{IN}} + 1\right)$$

なお、帰還コンデンサは、ノイズ利得が低く帰還抵抗が大きいとき、あるいはそのいずれかのときに必要です。

上記の条件が満たされた場合 (おそらく帰還コンデンサが必要であることを示す)、ノイズ利得は次式のように大きくなります。

$$\left(\frac{R_F}{R_{IN}} + 1\right) \ge 2\sqrt{GBW \times R_F \times C_S}\ ,$$

次の値の帰還コンデンサが推奨されます。

$$C_F = \frac{C_S}{2\left(\frac{R_F}{R_{IN}} + 1\right)}$$

下式が成り立てば

$$\left(\frac{R_F}{R_{IN}} + 1\right) < 2\sqrt{GBW \times R_F \times C_S}\ ,$$

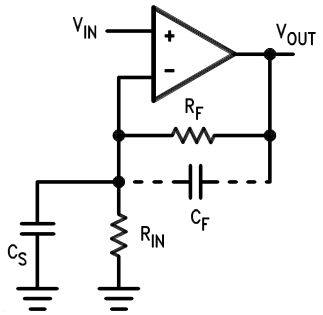
帰還コンデンサは次のようになります。

$$C_F = \sqrt{\frac{C_S}{GBW \times R_F}}$$

アプリケーション・ヒント (つづき)

通常、これらのコンデンサの値は、次のような従来の古い公式で与えられる値よりも極めて小さくなります。

$$C_F = \frac{C_S R_{IN}}{R_F}.$$



C_S はオペアンプの入力容量、回路ボードとソケットの漂遊容量です。C_F は C_S と帰還抵抗によって発生したポールを補償します。

FIGURE 2. 一般的なオペアンプの回路

帰還コンデンサに小さい容量値を使用すると、過渡応答がわずかに劣化しますが、より高い帯域幅が得られます。上記の場合はいずれも、予期しない漂遊容量を許容する、ループ中に発生する余分な位相変移、過大な容量性負荷を許容する、ノイズまたは帯域幅を低減する、あるいは単に特定の回路を実現する上で十分な安定性を得るなどの理由からより多くの帰還容量が必要になり、若干大きめの帰還コンデンサが必要になる場合もあります。例えば、回路基板の漂遊容量は、ブレッド・ボードよりも大きかったり小さかったりするので、C_F の実際の最適値はブレッド・ボードを使用した概算とは異なるときもあります。ほとんどの場合 C_F の値は、実際の回路で計算値をもとにチェックしなければなりません。

容量性負荷の許容改善

他の多くのオペアンプと同様に、LMC662 は印加された負荷が容量性のときは発振する場合があります。発振のスレッショルドは、負荷、回路利得によって異なります。発振に最も敏感な構成は、ユニティ・ゲイン・フォロワです。「代表的な性能特性」を参照してください。

オペアンプの出力抵抗と相互作用する負荷容量によって、さらにポールが発生します。このポール周波数が低いと、オペアンプの位相余裕度を低化させるため、そのオペアンプは低い利得で安定に動作が行えなくなってしまいます。Figure 3 に示すように、オペアンプの出力に直列に小さな抵抗 (50Ω ～ 100Ω) を追加し、反転入力から出力端子にコンデンサ (5pF ～ 10pF) を接続すると、回路の低周波数動作を妨げずに、位相余裕度を安全な値に戻します。このようにすると、大きな値の容量でも発振を引き起こさずに許容されます。どんな場合でも、負荷容量を発振のスレッショルドに近づけると、出力でリンキングが発生するので注意してください。

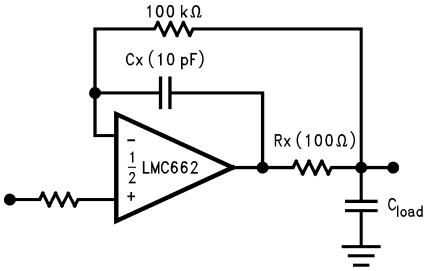


FIGURE 3. Rx、Cx が容量性負荷の許容を改善

容量性負荷のドライブ能力は、V^+にプルアップ抵抗を用いることによって高められます (Figure 4)。通常 500µA 以上流すようなプルアップ抵抗は、大幅に容量性負荷応答を改善するでしょう。プルアップ抵抗の値は、望む出力振幅に関して、アンプの電流シンク能力に基づいて決定されるべきです。アンプのオープンループ利得もプルアップ抵抗の影響を受けるときがあります (「電気的特性」を参照)。

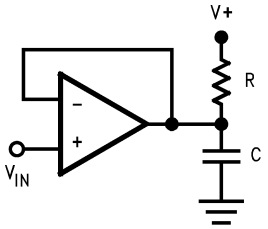


FIGURE 4. プルアップ抵抗による大容量性負荷の補償

高インピーダンスにおけるプリント基板レイアウト

1000pA 以下の漏えい電流で動作させなくてはならない回路では、そのプリント基板 (PC ボード) 上で特別なレイアウトを必要とすることが広く認識されています。0.04pA (代表値) の LMC662 の超低バイアス電流の利点を引き出すには、優れた最適のレイアウトは不可欠です。しかし幸運にも、ロー・リーケージを得るためのテクニックは非常に簡単です。最初に、使用者はそのリーケージ (漏えい電流) が許容できる低い値であっても、PC ボードの表面リーケージを無視してはいけません。高湿やほこりまたは汚染等の条件のもとで、表面リーケージは目立って大きくなるからです。

これらの表面リーケージによる影響を最小にするには、LMC662 の入力とこのオペアンプの入力に接続されるコンデンサ、ダイオード、コンダクタ、抵抗、リレーなどの端子回りを完全に銅箔リングで囲むようにレイアウトします。 Figure 5 を参照してください。 最も効果的にするために、ガードリングをその PC ボードの両面に設ける必要があります。リーケージ電流は同じ電位で 2 点間を流れないので、アンプの入力と同じ電位にある電位に、この PC 箔を接続しなくてはなりません。例として、10^{12}Ω の非常に大きな抵抗と一般に思われている PC ボードのトレース・パッド間抵抗値では、そのトレースが入力のパッドに隣接した 5V バスの場合で 5pA リークします。これは LMC662 の実際の性能から 100 倍の劣化に相当します。しかしガードリングによって電位差をその入力の5mV以内にすれば、10^{11}Ω の抵抗値をもつ PC ボードでさえも、わずか 0.05pA のリーケージ電流にすぎず、そのアンプ性能の劣化が小さくなります。オペアンプの代表的な回路に対するガードリングの代表的接続法は、Figure 6、7、8 を参照してください。両入力がアクティブで高インピーダンスであれば、ガードリングはグラウンドに接続できます。Figure 9 を参照ください。

アプリケーション・ヒント (つづき)

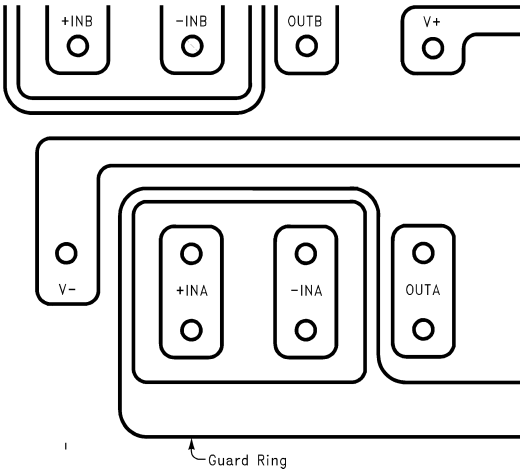


FIGURE 5. PC ボードレイアウトにおけるガードリングの例

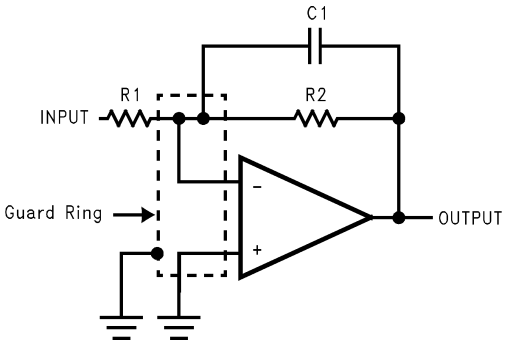


FIGURE 6. ガードリング接続 : Inverting Amplifier

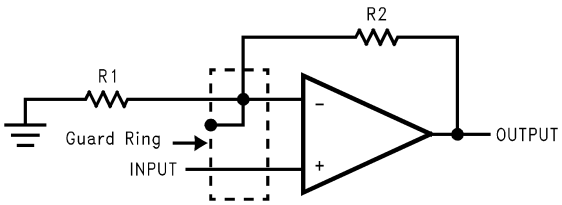


FIGURE 7. ガードリング接続 : Non-Inverting Amplifier

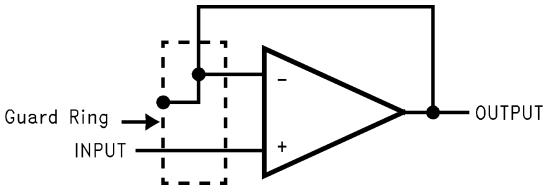


FIGURE 8. ガードリング接続 : Follower

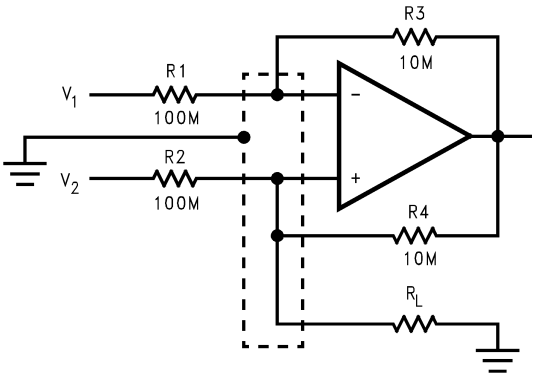
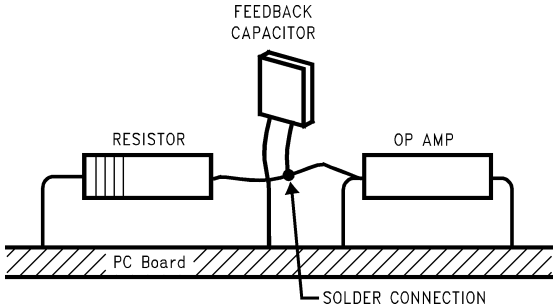


FIGURE 9. ガードリング接続 : Howland Current Pump

わずかな回路のために PC ボードをレイアウトするのが不適切な場合、設計者は PC ボード上のガードリングよりさらに優れたテクニックを行えます。そのテクニックは ボード内にそのアンプの入力ピンを挿入せずに、空中で折り曲げ、絶縁体として空気を使用することです。空気は優れた絶縁体です。この場合 PC ボード構築における利点のいくつかを放棄するかもしれませんが、一対一の空中結線を使用する価値は十分にあります。Figure 10 を参照ください。



(入力ピンは PC ボードより浮かし、部品に対して直接ハンダ付けされています。その他のすべてのピンは PC ボードに接続されています。)

FIGURE 10. 空中結線

アプリケーション・ヒント (つづき)

バイアス電流の試験

Figure 11 のテスト方法は合理的精度をもっており、バイアス電流のベンチテスト用に最適です。その動作を理解するために、最初にスイッチ S2 が瞬時的に閉じられ、S2 を開いた時には、

$$I_b^- = \frac{dV_{OUT}}{dt} \times C2.$$

となります。

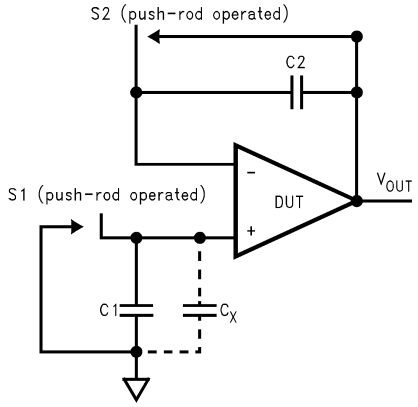


FIGURE 11. 簡単な入力バイアス電流試験回路

C2 として最適なコンデンサは 5pF か 10pF のシルバーマイカ、NPO セラミック、または空気高誘電体コンデンサです。I_b ーの大きさを決める時には、このコンデンサとソケットのリーケージ量を計算に入れなくてはなりません。スイッチ S2 は測定時間のほとんどの間ショート状態にさせます。そうしないと、コンデンサ C2 の誘電吸収が誤差の要因となります。

また S1 が瞬時的に閉じられると (その間は S2 はショート状態)、

$$I_b^+ = \frac{dV_{OUT}}{dt} \times (C1 + C_x)$$

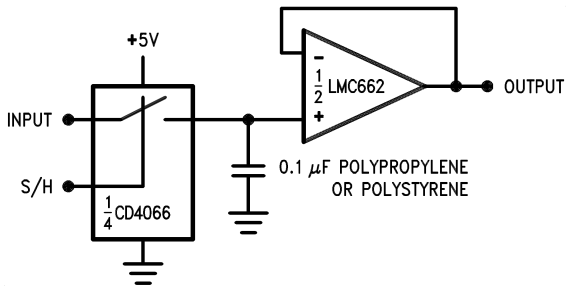
となります。

ここで C_x は＋入力における漂遊容量です。

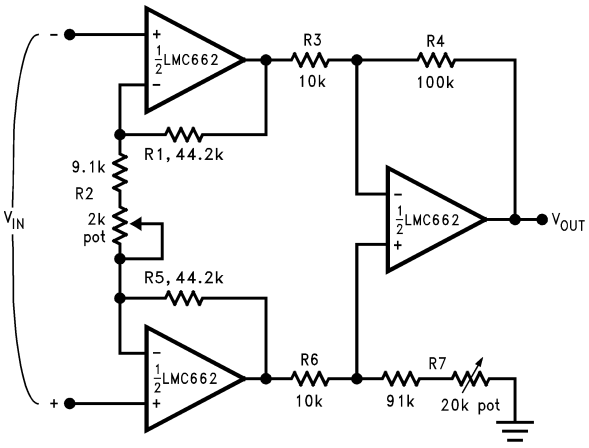
単一電源動作回路でのアプリケーション (V^{+}= 5.0 V_{DC})

LM358 のデータシートに、別の単一電源アプリケーションが掲載されています。LMC662 は LM358 とピン互換で、LM358 を上回る帯域幅、入力抵抗が得られます。これらの特長によって、既存の多くの単一電源動作回路で得られた性能を改善できます。ただし、LMC662 の電源電圧範囲は LM358 よりも狭いので注意してください。

Low-Leakage Sample-and-Hold



Instrumentation Amplifier



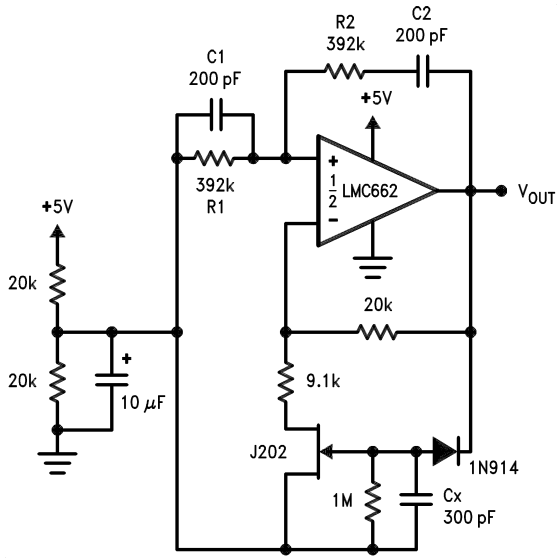
R1 = R5、R3 = R6、R4 = R7 であれば、

$$\frac{V_{OUT}}{V_{IN}} = \frac{R2 + 2R1}{R2} \times \frac{R4}{R3}$$

∴ AV≈　上記の回路に対しては 100 となります。

すべての抵抗は最低1%の許容誤差範囲になければなりません。R3 と R6、R4 と R7 のマッチングは、CMRR に影響を与えます。利得は R2 で調整できます。CMRR は R7 で調整できます。

Sine-Wave Oscillator



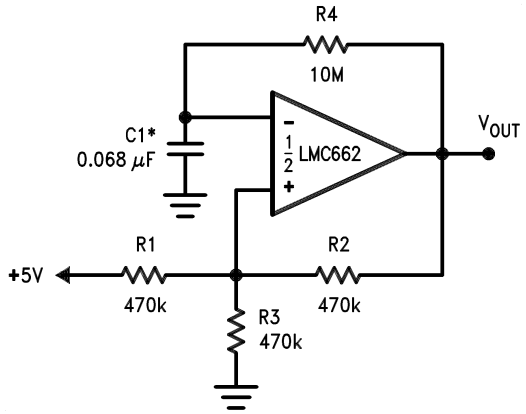
発振周波数は R1、R2、C1、C2 によって決まります。

$$f_{OSC} = 1/2\pi RC$$

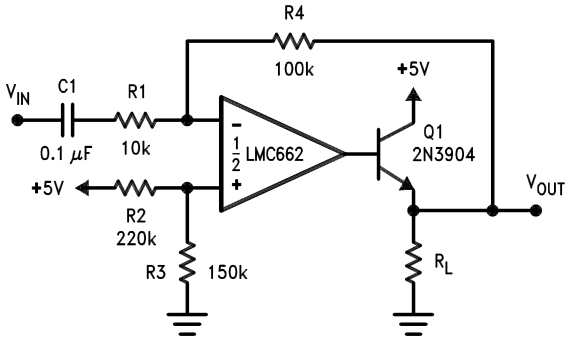
R = R1 = R2、C = C1 = C2

上記の回路は、4.5V のピーク・ツー・ピーク出力振幅を持ち、2.0kHz で発振します。

1 Hz Square-Wave Oscillator

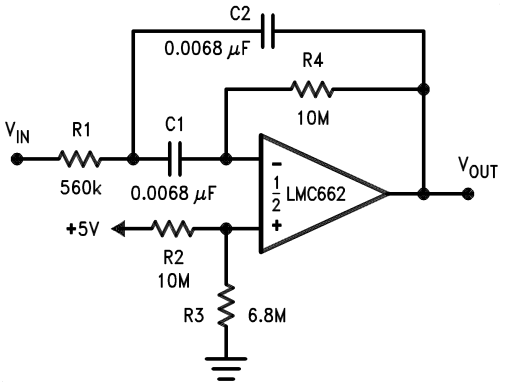


Power Amplifier



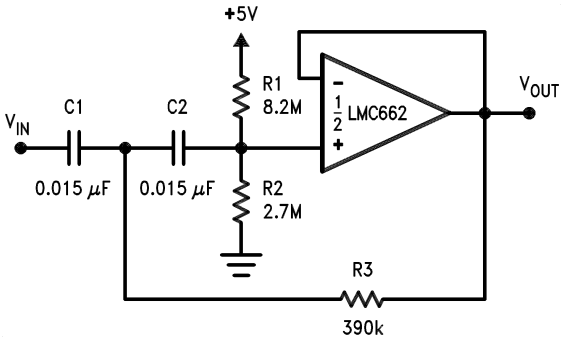
単一電源動作回路でのアプリケーション ($V^+ = 5.0\ V_{DC}$)(つづき)

10 Hz Bandpass Filter



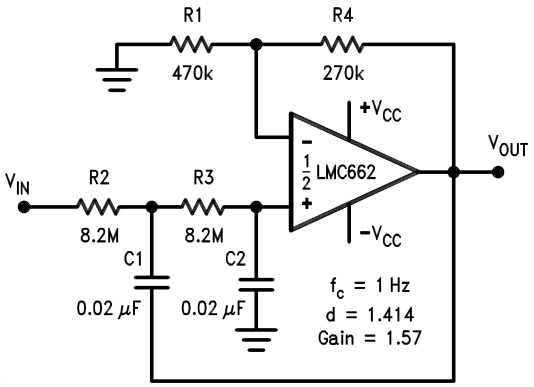
f_O = 10 Hz
Q = 2.1
Gain =− 8.8

10 Hz High-Pass Filter

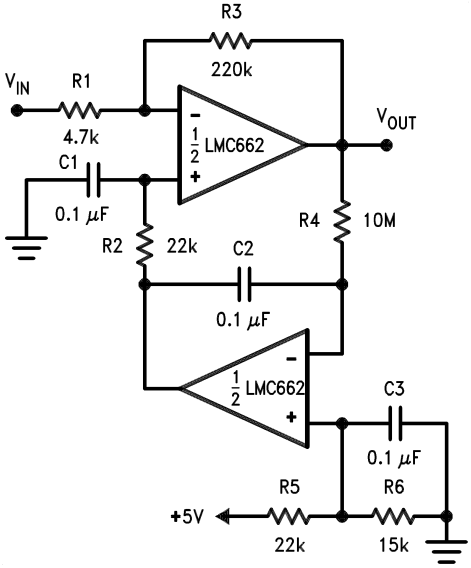


f_c = 10 Hz
d = 0.895
Gain = 1
2 dB passband ripple

1 Hz Low-Pass Filter (Maximally Flat, Dual Supply Only)



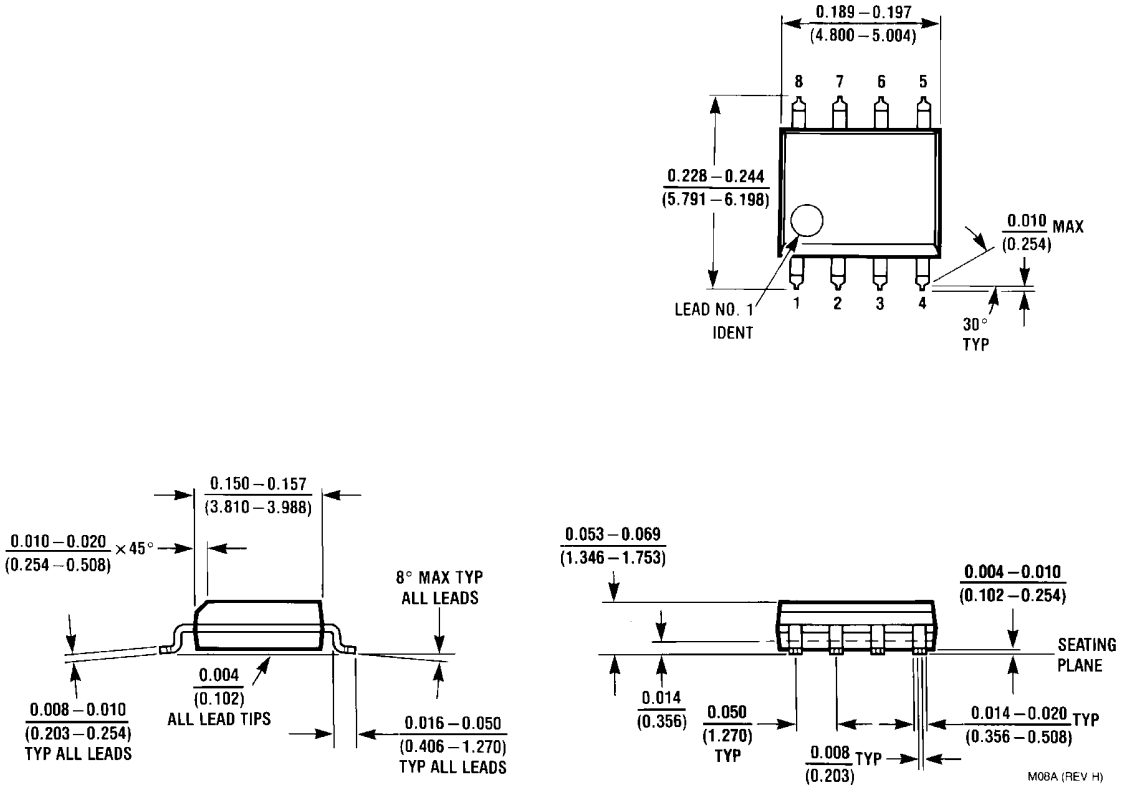
High Gain Amplifier with Offset Voltage Reduction



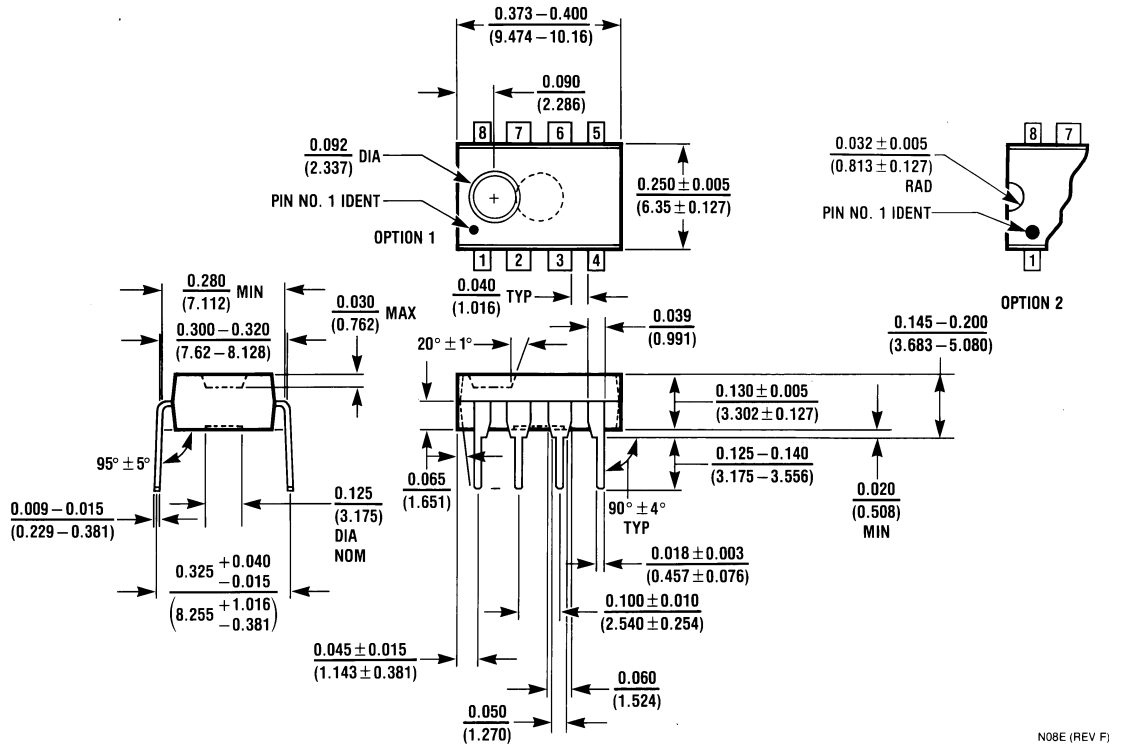
Gain =− 46.8

出力オフセット電圧は、VBIAS を基準にして、下部オペアンプの入力オフセット電圧レベルまで低下します (代表値は 1mV)。

外形寸法図 特記のない限り inches (millimeters)



Small Outline Dual-In-Line Pkg. (M)
Order Number LMC662AIM, LMC662CM, LMC662AIMX or LMC662CMX
NS Package Number M08A



Molded Dual-In-Line Pkg. (N)
Order Number LMC662AIN, LMC662CN
NS Package Number N08E

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社／〒 135-0042 東京都江東区木場 2-17-16　　TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

www.national.com/jpn/

その他のお問い合わせはフリーダイヤルをご利用ください。

フリーダイヤル **0120-666-116**

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。
また掲載内容は予告無く変更されることがありますのでご了承ください。